



## Document Summary

---



New  
Search



Help

[Preview Claims](#)

[Preview Full Text](#)

[Preview Full Image](#)

Email Link: 

**Document ID:** J P 2002-324836 A2

**Title:** METHOD FOR MANUFACTURING SUBSTRATE HAVING SON STRUCTURE

**Assignee:** SHIN ETSU HANDOTAI CO LTD

**Inventor:** OTSUKI TAKESHI

**US Class:**

**Int'l Class:** H01L 21/764 A; H01L 21/3065 B; H01L 27/12 B

**Issue Date:** 11/08/2002

**Filing Date:** 04/24/2001

### Abstract:

**PROBLEM TO BE SOLVED:** To provide a method capable of simply forming a trench and easily manufacturing a substrate having an SON structure even when the trench of a comparatively small aspect ratio exists.

**SOLUTION:** In the method for manufacturing the substrate having the SON structure, the trench of a large trench width is formed in a substrate inside rather than an opening part on the semiconductor substrate surface, which is made flat by utilizing the migration of a semiconductor surface and a cavity is formed in the substrate inside.

(C)2003,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-324836

(P2002-324836A)

(43) 公開日 平成14年11月8日 (2002. 11. 8)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マコ-ド*(参考)
H 0 1 L	21/764	H 0 1 L 27/12	Z 5 F 0 0 4
	21/3065	21/76	A 5 F 0 3 2
	27/12	21/302	A

審査請求 未請求 請求項の数 9 O L (全 7 頁)

(21) 出願番号 特願2001-126684 (P2001-126684)

(22) 出願日 平成13年4月24日 (2001. 4. 24)

(71) 出願人 000190149

信越半導体株式会社

東京都千代田区丸の内1丁目4番2号

(72) 発明者 大槻 剛

群馬県安中市磯部2丁目13番1号 信越半  
導体株式会社半導体磯部研究所内

(74) 代理人 100102532

弁理士 好宮 幹夫

最終頁に続く

(54) 【発明の名称】 SON構造をもつ基板を作製する方法

(57) 【要約】

【課題】 簡単にトレンチを形成でき、比較的小さいアスペクト比のトレンチであってもSON構造をもつ基板を容易に作製することができる方法を提供する。

【解決手段】 SON構造をもつ基板を作製する方法であって、半導体基板表面に開口部よりも基板内部でトレンチ幅が大きいトレンチを形成し、該半導体基板表面を半導体の表面マイグレーションを利用して平坦化し、基板内部に空洞を形成するSON構造をもつ基板を作製する方法。

1

## 【特許請求の範囲】

【請求項 1】 SON 構造をもつ基板を作製する方法であって、半導体基板表面に開口部よりも基板内部でトレンチ幅が大きいトレンチを形成し、該半導体基板表面を半導体の表面マイグレーションを利用して平坦化し、基板内部に空洞を形成することを特徴とする SON 構造をもつ基板を作製する方法。

【請求項 2】 前記トレンチの形成は、プラズマを用いたドライエッチング処理にて行われることを特徴とする請求項 1 に記載の SON 構造をもつ基板を作製する方法。

【請求項 3】 前記ドライエッチング処理は、前記基板表面から全トレンチ深さの  $1/3$  から  $1/2$  までのエッチング初期段階では基板温度を  $100^{\circ}\text{C}$  未満とすることにより異方性エッチングを行ってトレンチ垂直方向のエッチングを進行させ、その後のエッチング後期段階では基板温度を  $100^{\circ}\text{C}$  以上とすることにより等方性エッチングを行ってトレンチ垂直方向およびトレンチ水平方向のエッチングを進行させることを特徴とする請求項 2 に記載の SON 構造をもつ基板を作製する方法。

【請求項 4】 前記ドライエッチング処理は、エッチング初期段階では基板温度を  $0\sim 30^{\circ}\text{C}$  の範囲とし、エッチング後期段階では基板温度を  $150\sim 250^{\circ}\text{C}$  の範囲として行うことを特徴とする請求項 3 に記載の SON 構造をもつ基板を作製する方法。

【請求項 5】 前記ドライエッチング処理は、F 原子を分子内にもつ炭素系又は硫黄系分子及び  $\text{O}_2$  を用いた反応性ガスにより処理されることを特徴とする請求項 2 ないし請求項 4 のいずれか 1 項に記載の SON 構造をもつ基板を作製する方法。

【請求項 6】 前記ドライエッチング処理は、全ガス流量を  $10\sim 500\text{SCCM}$  の範囲とし、このうち  $\text{O}_2$  を  $40\%$  以下添加して行うことを特徴とする請求項 2 ないし請求項 5 のいずれか 1 項に記載の SON 構造をもつ基板を作製する方法。

【請求項 7】 前記ドライエッチング処理は、ガス圧力を  $40\sim 500\text{mmTorr}$  の範囲とすることを特徴とする請求項 2 ないし請求項 6 のいずれか 1 項に記載の SON 構造をもつ基板を作製する方法。

【請求項 8】 前記半導体基板がシリコン基板であり、前記ドライエッチング処理におけるマスクがフォトリソストおよび／またはシリコン酸化膜であることを特徴とする請求項 2 ないし請求項 7 のいずれか 1 項に記載の SON 構造をもつ基板を作製する方法。

【請求項 9】 前記半導体基板表面を半導体の表面マイグレーションを利用して平坦化し基板内部に空洞を形成するのは、トレンチ形成後の半導体基板に水素雰囲気中または超真空中での熱処理を施すことにより行うことを特徴とする請求項 1 ないし請求項 8 のいずれか 1 項に記載の SON 構造をもつ基板を作製する方法。

2

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、SON (Silicon on Nothing) 構造をもつ基板を作製する方法に係り、特に SON 構造をもつ基板を作製する際に半導体基板表面にトレンチを形成する技術に関するものである。

【0002】

【従来の技術】LSI の高速化・低消費電力化を実現することが可能な SOI (Silicon on Insulator) 構造が注目され、実際のデバイスへの適用が本格的に検討されている。しかし SOI 構造が高速化の点で優れているとは言っても、構造として活性層下部に埋め込み絶縁層として比誘電率が 3.9 である酸化膜を利用しているために、この誘電率を下げることでさらなる高速化の余地が残っている。この究極の構造として、埋め込み酸化膜を空洞で置き換えた SON (Silicon on Nothing) 構造が注目されている。この SON 構造は埋め込み酸化膜のかわりに空洞 (比誘電率 1) を利用しており、SOI を越えた性能が期待されている。

【0003】この SON 構造作製手法として、シリコンの表面マイグレーションを利用した方法が発表されている (水島、佐藤、綱島、応用物理、69 (10)、2000.)。この方法はシリコン基板を水素雰囲気中や高真空中で熱処理することで、シリコン原子の表面拡散にて、原子レベルで表面を平坦化できることを利用したものである。

【0004】この工程の概略を図 6～図 8 に示す。まず図 6 に示すように、シリコン基板表面 1 に幾つものトレンチをエッチングにて形成する。次に図 7 に示すように、このウエーハに、例えば水素雰囲気中で  $1100^{\circ}\text{C}$  の熱処理を行うことで、マイグレーション効果により、トレンチ内部より次第に閉じていき、最終的には表面のトレンチ開口部 2 が閉ざされる。その結果として、図 8 に示すようにシリコン基板中に空洞 4 が存在する SON 構造が形成される。

【0005】

【発明が解決しようとする課題】しかし、この SON 構造の作製は、多数形成されたトレンチを利用し、このトレンチ表面をシリコンマイグレーションにより閉ざすことで形成するものであり、このトレンチのアスペクト比 (トレンチ深さと口径の比) が小さいと (同じトレンチ口径で、深さが小さいと)、空洞が形成されず、マイグレーションによりトレンチそのものが埋まってしまい、SON 構造が形成されないことも報告されている (水島、佐藤、綱島、応用物理、69 (10)、2000.)。

【0006】上記報告ではアスペクト比が 2.6 では基板表面が完全に平坦化されてしまうが、一方 5.5 程度であればシリコン基板内部に空洞が形成されると報告されている。このことから、SON 構造をもつ基板を作製するためには、ある程度アスペクト比が大きく深いトレンチを形成することが必要になる。しかし、アスペクト

## 3

比が大きく深いトレンチを形成することはエッチング工程が難しくなるという問題がある。さらにトレンチ深さの割に径の小さいトレンチを形成しなくてはならないため、SONの空洞部形成のためにより数多くのトレンチを形成してマイグレーション処理を行わなければならないという問題もある。

【0007】本発明は、上記に示した問題点に着目してなされたものであり、その目的は簡単にトレンチが形成でき、比較的小さいアスペクト比のトレンチであってもSON構造をもつ基板を簡単に高生産性で作製することが10 できる方法を提供することにある。

【0008】

【課題を解決するための手段】上記課題を解決するための本発明は、SON構造をもつ基板を作製する方法であって、半導体基板表面に開口部よりも基板内部でトレンチ幅が大きいトレンチを形成し、該半導体基板表面を半導体の表面マイグレーションを利用して平坦化し、基板内部に空洞を形成することを特徴とするSON構造をもつ基板を作製する方法である（請求項1）。

【0009】このように、半導体基板表面に開口部よりも20 基板内部でトレンチ幅が大きいトレンチを形成するようにすれば、形成されたトレンチのアスペクト比が低くとも、確実に半導体表面を半導体のマイグレーションを利用して平坦化し、基板内部に空洞を形成することができる。そのため、トレンチを形成することが容易となり、さらに、同じ大きさの空洞を形成するのにより少ないトレンチを形成すれば足りるため、SON構造をもつ基板を簡単に高生産性で製造することができる。

【0010】本発明では、前記トレンチの形成は、プラズマを用いたドライエッチング処理にて行われることが30 好ましい（請求項2）。このようにプラズマを用いたドライエッチングによれば、容易に開口部よりも基板内部でトレンチ幅が大きいトレンチを形成することができる。

【0011】この場合、前記ドライエッチング処理は、前記基板表面から全トレンチ深さの1/3から1/2までのエッチング初期段階では基板温度を100℃未満とすることにより異方性エッチングを行ってトレンチ垂直方向のエッチングを進行させ、その後のエッチング後期30 段階では基板温度を100℃以上とすることにより等方性エッチングを行ってトレンチ垂直方向およびトレンチ水平方向のエッチングを進行させることが好ましい（請求項3）。

【0012】このように、前記ドライエッチング処理を、基板表面から全トレンチ深さの1/3から1/2の領域までのエッチング初期段階では基板温度を100℃未満と低くなるように制御することで、ラジカル種の反応を抑えて異方性エッチングを行うことができ、トレンチ垂直方向のエッチングのみを進行させ、垂直方向に長いトレンチを形成することができる。そして、その後の40

## 4

エッチング後期段階では温度制御を行わないで基板温度を100℃以上に上昇させるか、もしくは、意図的に基板温度を100℃以上まで上昇させることにより、ラジカル種による反応を大きくして等方性エッチングを行うことができ、トレンチ垂直方向のみならずトレンチ水平方向のエッチングをも進行させることにより、容易に開口部よりも基板内部でトレンチ幅が大きいトレンチを形成することができる。

【0013】この場合、基板表面から全トレンチ深さの1/3以上の深さまで低温で異方性エッチングを行い、その後に等方性エッチングを行えば、表面マイグレーションによりSONを作製する際に、最上部のシリコン層が薄くなりすぎたり、マイグレーションをしても表面を覆うだけのシリコンが供給されず空洞部を形成することができなくなったりすることがない。一方異方性エッチングを開始する深さを全トレンチ深さの1/2以下とすれば、十分にアスペクト比の小さいトレンチが形成されるため、SONの空洞部形成のために、それほど多くのトレンチ溝を形成する必要がなく、トレンチ形成や後のマイグレーションによる空洞形成が容易となる。

【0014】この場合、前記ドライエッチング処理は、エッチング初期段階では基板温度を0～30℃の範囲とし、エッチング後期段階では基板温度を150～250℃の範囲として行うことが好ましい（請求項4）。

【0015】本発明では、このようにエッチング初期段階では基板温度あるいは電極温度を0～30℃の範囲に保ち、その後のエッチング後期段階では基板温度を150～250℃の範囲にしてエッチングを行うことが好ましい。異方性を要求されるエッチング初期段階では基板あるいは電極温度が0℃以上ならエッチングレートが低下しすぎエッチングに要する時間が長くなることがなく、また30℃以下であればラジカル性が増大し、異方性がくずれ、トレンチ形成が困難になることもないからである。エッチング後期段階の等方性が要求されるころでは、150℃以上の温度であれば、トレンチ水平方向のエッチングが進み易く、容易にトレンチ底部を横に広げることができる。また温度が250℃以下であれば、横方向のエッチングレートが大きくなりすぎることがなく、トレンチ底部以外にトレンチ開口部でも横方向に大きくエッチングが進行してトレンチ開口幅が大きくなり、マイグレーションによりトレンチ開口部を閉じるのが困難になることがない。

【0016】この場合、前記ドライエッチング処理は、F原子を分子内にもつ炭素系又は硫黄系分子及びO<sub>2</sub>を用いた反応性ガスにより処理されることが好ましい（請求項5）。

【0017】F原子を分子内にもつ炭素系又は硫黄系分子はシリコンをエッチングするには適したガスであり、さらにO<sub>2</sub>を添加することでエッチングにより生じた生成物（シリコンとF原子を含む炭素または硫黄分子の化50

5

合物)をエッチング系より速やかに除去することが可能となる。

【0018】この場合、前記ドライエッチング処理は、全ガス流量を10~500SCCMの範囲とし、このうちO<sub>2</sub>を40%以下添加して行うことが好ましい(請求項6)。全ガス流量が10SCCM以上であればプラズマにより生成する活性粒子数が不足することがないので、エッチングレートが低下し実用上支障を来すようなことがない。一方、全ガス流量が500SCCM以下であれば、ガス流量が多くなり過ぎて真空度を保つことが難しくなることがなく、装置上困難になることもない。酸素添加量については全ガス量の40%以下とすれば、O<sub>2</sub>分圧が大きくなり過ぎてシリコンのエッチングレートが低下することがないので好ましい。

【0019】この場合、前記ドライエッチング処理は、ガス圧力を40~500mmTorrの範囲とすることが好ましい(請求項7)。ガス圧力が40mmTorr以上であれば、ガス分子数が不足することがないので、プラズマ生成が難しくなることがない。また500mmTorr以下であれば、ガス分子数が多すぎることはない

ので、プラズマ生成が難しくなることもない。

【0020】この場合、前記半導体基板がシリコン基板であり、前記ドライエッチング処理におけるマスクがフォトリソストおよび/またはシリコン酸化膜であることが好ましい(請求項8)。このように、本発明はシリコン基板にSON構造を形成するのに適用することができる。この場合、トレンチを形成する際のドライエッチング用マスクには、フォトリソストやシリコン酸化膜を用いることができ、容易にトレンチを形成することができ

る。

【0021】また、前記半導体基板表面を半導体の表面マイグレーションを利用して平坦化し基板内部に空洞を形成するのは、トレンチ形成後の半導体基板に水素雰囲気中または超真空中での熱処理を施すことにより行うことができる(請求項9)。

【0022】このようにトレンチ形成後の半導体基板に水素雰囲気中または超真空中の熱処理を施すことにより、半導体基板表面をマイグレーションを利用して平坦化すれば、1回の熱処理を行うだけの簡単な方法でトレンチ開口部を容易に封鎖して、基板内部に空洞を形成することができ

る。

【0023】以下、本発明についてさらに詳述するが、本発明はこれらに限定されるものではない。前述のように、図6に示すような形状のトレンチでは、半導体の表面マイグレーションにより空洞を形成するために、そのアスペクト比を大きくしなければならない。そのため、トレンチ幅が狭く深さが深いトレンチを数多く形成しなければならず、エッチング工程が難しくなり、手間や時間がかかってしまうという欠点があった。一方、アスペクト比が小さいトレンチから空洞を形成することができ

6

れば、トレンチを形成する手間や時間は少なくなり、形成しなくてはならないトレンチの数も少なく済むことが予想される。しかし、従来はアスペクト比が小さいトレンチにマイグレーションを利用した処理を行うと、トレンチが空洞を形成することなく平坦化されてしまい、SON構造を形成することができなかった。

【0024】ここで、半導体基板中に空洞が形成される過程は以下のように考えられる。半導体の表面マイグレーションを促す処理をトレンチが形成された基板に施すと、表面エネルギーを極小にする方向への表面拡散により変形が生じる。したがって、表面拡散は、最も曲率半径の短い箇所から始まり、トレンチを形成した基板においては、トレンチ底部の角、およびトレンチ開口部の角における曲率半径が最も短い箇所からその曲率半径が大きくなるように変形が生じる。

【0025】そのため、アスペクト比が小さい場合は、最初に変形が始まるトレンチ底部の角、およびトレンチ開口部の角の2箇所が近くに位置するため、トレンチ底部の丸まりとトレンチ開口部の広がりとは、トレンチ内部への原子の流動を促してしまい、トレンチが流入する原子で埋められ、空洞が形成されずに表面が平坦化されてしまう。一方、アスペクト比が大きい場合は、トレンチ底部の丸まりとトレンチ開口部の広がりとは独立して起きるため、基板内部には孤立した空洞が形成される(水島、佐藤、綱島、応用物理、69(10)、2000。)

【0026】そこで、本発明者らは、出来るだけ小さいアスペクト比(浅いトレンチ)でもSON構造が実現できるようにするために、図1にあるようにトレンチ開口部が狭く、内側で広がる構造をもつトレンチをあらかじめ形成することを想到した。

【0027】すなわち、図1にあるような開口部よりも基板内部でトレンチ幅が大きいトレンチを形成すれば、垂直に形成されている狭いトレンチ上部は、トレンチ下部が流入する原子で埋められる前に、半導体のマイグレーション効果により、すぐに閉じられるため、最終的に基板表面は平坦になり、基板内部には空洞が形成される機構が想定される。よって、あらかじめトレンチ上部が下部に比較して細くなっていれば、その分マイグレーション効果がより有効になり、小さいアスペクト比のトレンチからでも空洞を形成することができる。本発明は上記知見に基づき、諸条件を精査して完成したものである。

【0028】

【発明の実施の形態】以下、本発明の実施の形態について、添付した図面に基づいて具体的に説明するが、本発明はこれらに限定されるものではない。ここで、図2は本発明のドライエッチング処理対象となるシリコン基板を示す図である。ドライエッチング用のマスクとして、シリコン基板5上にシリコン酸化膜6が熱酸化またはCVD等の手法により形成される。このエッチングマスク

7

酸化膜の厚さはこれにつづくトレンチエッチング時のシリコンと酸化膜との選択比により決まる。また、シリコン酸化膜6を形成した後、シリコン酸化膜6をエッチングするために、フォトレジストを用いて、フォトレジスト開口部8が設けられたフォトレジストマスク7が形成される。

【0029】フォトレジストマスク7を形成した後、シリコン酸化膜6をエッチングする。このときのエッチングはプラズマを用いたドライエッチングでも良いし、HF水溶液を利用したウェットエッチングでも良い。フォトレジスト開口部8から、シリコン酸化膜6がエッチングされ、図3のようにシリコン酸化膜にシリコン酸化膜開口部9が形成される。

【0030】この後、レジストを除去し、F原子を分子内にもつ炭素系又は硫黄系分子及び $O_2$ を用いた反応性ガスを全ガス流量で10～500SCCMの範囲とし、このうち $O_2$ を40%以下の範囲とし、ガス圧力を40～500mmTorrの範囲としてプラズマエッチングを行う。全トレンチ深さに対してシリコン基板表面より1/3から1/2の深さまでのエッチング初期段階では、基板温度を100℃未満、特に0～30℃の範囲でエッチング処理中は一定に保つ。これにより、図4に示すように、トレンチ開口部2付近ではほぼ垂直にエッチングする事が出来る。これは基板5を比較的低温にすることにより、プラズマ中のラジカル成分の効果を抑制しイオン成分の優勢なエッチング条件を作り出して異方性エッチングを行うことができるためである。

【0031】次に、シリコン基板表面から全トレンチ深さの1/3から1/2より深い領域をエッチングするエッチング後期段階では、エッチング初期段階と同様の反応性ガス、全ガス流量、 $O_2$ 含有量、ガス圧力としたプラズマエッチング条件において、基板温度を100℃以上まで上昇させる。温度が上昇することで、プラズマ中のラジカル成分が優勢になり等方性が増大して、縦方向以外に横方向へのエッチングも同時に進行させ、図5に示すようにトレンチ開口部2よりもトレンチ下部3が広がった形状とすることができる。このときの温度は望ましくは、150～250℃の範囲で制御することが望ましい。このようにトレンチ開口部2よりもトレンチ下部3の幅が大きくなる形状になるようにエッチング条件を制御することで、後に行うシリコン表面マイグレーションを利用した平坦化および空洞形成が容易となり、結果としてSON基板の作製が容易になる。

【0032】

【実施例】以下に本発明の実施例を挙げて、本発明を詳細に説明するが、これらは本発明を限定するものではない。

（実施例）試料として用いたシリコンウエーハは、直径150mm、伝導型としては、ボロンをドーパしたP型基板、基板抵抗は10 $\Omega \cdot \text{cm}$ である。これにトレンチエ

8

ッチングの際、マスクとするためにシリコン酸化膜を、920℃のパイロジェニック酸化により酸化時間210分として厚さ500nmの酸化膜を形成した。これにフォトリソグラフィを行いレジストマスクにて、シリコン酸化膜をエッチングしてトレンチエッチングのためのパターン（直径7 $\mu\text{m}$ φの開口部）を形成した。なお、このときのシリコン酸化膜エッチング条件としては、以下の条件を使用した。

雰囲気ガス：CF<sub>4</sub>/CHF<sub>3</sub>/He=50/50/200SCCM

高周波出力：1000W

雰囲気圧力：0.3Torr

【0033】また、上記シリコン酸化膜エッチング後、トレンチエッチングとして下記の条件でエッチングを行い、トレンチの断面形状をSEM（Scanning Electron Microscopy：走査型電子顕微鏡）により観察した。本エッチングは12分間エッチングを行い、そのうち初期の5分間は基板温度を25℃とし、後半4.5分は基板温度を200℃まで上昇させた。このときのエッチング時間は次のように算出した。ターゲットとするトレンチ深さは14 $\mu\text{m}$ として、エッチングレートは基板温度が25℃のとき1 $\mu\text{m}/\text{min}$ であり、基板温度が200℃のときは2 $\mu\text{m}/\text{min}$ である。これより、トレンチ深さ14 $\mu\text{m}$ のうち、5 $\mu\text{m}$ を基板温度が25℃の条件（エッチングレート1 $\mu\text{m}/\text{min}$ ）で処理し、残り9 $\mu\text{m}$ を基板温度200℃（2 $\mu\text{m}/\text{min}$ ）でエッチング出来るように以下の条件に設定した。

雰囲気ガス：SF<sub>6</sub>/O<sub>2</sub>=36/6SCCM

高周波出力：200W

雰囲気圧力：0.3Torr

【0034】この結果、図1に示すように、表面から深さ約5 $\mu\text{m}$ までは一定のトレンチ幅（約7 $\mu\text{m}$ ）であり、そこから深さ約10 $\mu\text{m}$ までテーパ状にトレンチ幅が広がって最大約14 $\mu\text{m}$ 幅までになり、その後徐々に狭くなり、深さ約14 $\mu\text{m}$ で閉じた形状のトレンチが形成されていることがわかった。

【0035】上記形状のトレンチを10 $\mu\text{m}$ 間隔で4個平行に形成したウエーハを、減圧エピタキシャル成長炉に投入し、水素雰囲気下、10Torr、1100℃、15分の熱処理を行なった後、トレンチ部分の断面形状を観察したところ、図8に示すようなSON構造が形成されていることが確認された。

【0036】なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

【0037】例えば、上記説明においては、開口部より基板内部でトレンチ幅が大きいトレンチを形成する際にドライエッチングによりトレンチを形成する場合につい

9

て説明したが、本発明はそれに限定されるものではなく、開口部より基板内部でトレンチ幅が大きいトレンチを形成する方法であれば、本発明に含まれる。また、半導体基板表面を半導体の表面マイグレーションを利用して平坦化し、基板内部に空洞を形成する方法についても、水素雰囲気中での熱処理に限定されるものではない。

【0038】

【発明の効果】以上説明してきたように本発明によれば、シリコンマイグレーション効果により、トレンチ上部が閉ざされ、シリコン基板中に空洞が存在する SON 構造を形成する際、低アスペクト比のトレンチを形成しても SON 構造の形成が可能となる。そのため、SON 構造をもつ基板の作製がより簡単に高生産性で行うことができるようになる。

【図面の簡単な説明】

【図1】本発明の方法により形成された開口部よりも基板内部でトレンチ幅が大きいトレンチを示す図である。

【図2】本発明の SON 構造をもつ基板の作製方法についての説明図であり、ドライエッチングのため、シリコン基板表面にシリコン酸化膜とフォトレジストが設けられ、フォトレジストに開口部が設けられた状態を示す説明図である。

【図3】本発明の SON 構造をもつ基板の作製方法についての説明図であり、ドライエッチングのため、シリコ\*

10

\*ン基板表面にシリコン酸化膜とフォトレジストが設けられ、シリコン酸化膜に開口部が設けられた状態を示す説明図である。

【図4】本発明の SON 構造をもつ基板の作製方法についての説明図であり、ドライエッチングのエッチング初期段階を示す図である。

【図5】本発明の SON 構造をもつ基板の作製方法についての説明図であり、ドライエッチングのエッチング後期段階を示す図である。

【図6】従来の SON 構造をもつ基板の作製方法についての説明図であり、シリコン基板にトレンチを形成したときの模式図である。

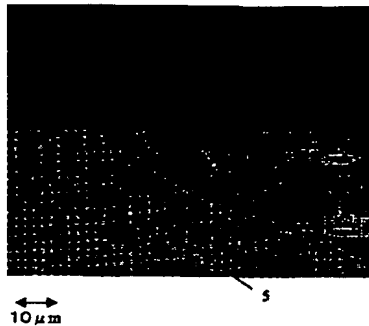
【図7】従来の SON 構造をもつ基板の作製方法についての説明図であり、シリコン基板にトレンチを形成後、マイグレーションによりトレンチ上部が閉じようとしている途中の模式図である。

【図8】SON 構造をもつ基板の作製方法についての説明図であり、シリコン基板にトレンチを形成後、マイグレーションによりトレンチ上部が閉じて空洞部が形成された後の SON 構造の模式図である。

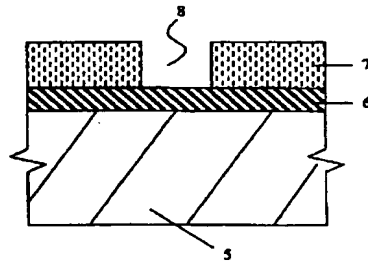
【符号の説明】

1…シリコン基板表面、 2…トレンチ開口部、 3…トレンチ下部、 4…空洞、 5…シリコン基板、 6…シリコン酸化膜、 7…フォトレジストマスク、 8…フォトレジスト開口部、 9…シリコン酸化膜開口部。

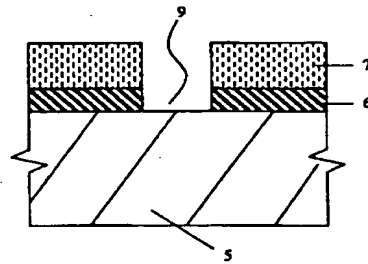
【図1】



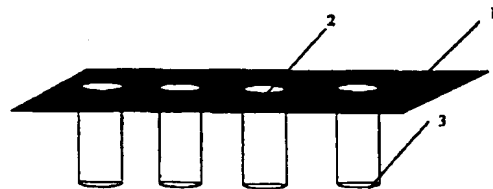
【図2】



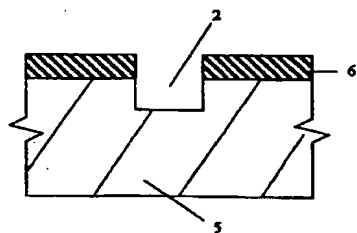
【図3】



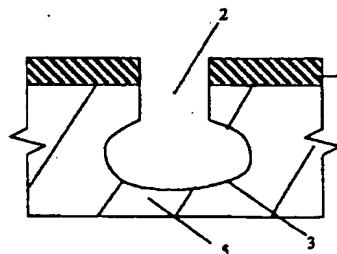
【図6】



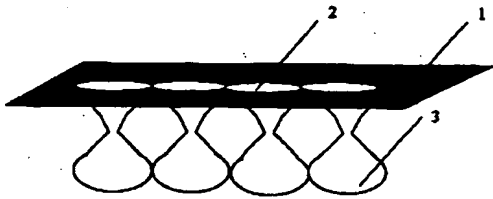
【図4】



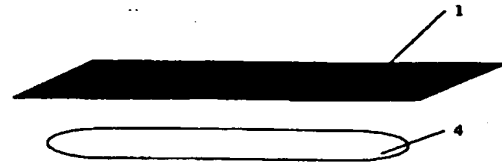
【図5】



【図 7】



【図 8】



---

フロントページの続き

Fターム(参考) 5F004 CA02 CA04 DA01 DA02 DA03  
DA15 DA16 DA18 DA22 DA26  
DB01 DB03 EA06 EA29 EA37  
FA01  
5F032 AA03 AA09 AC02 BA01 BB01  
DA23 DA25 DA26